

三相无刷电机驱动

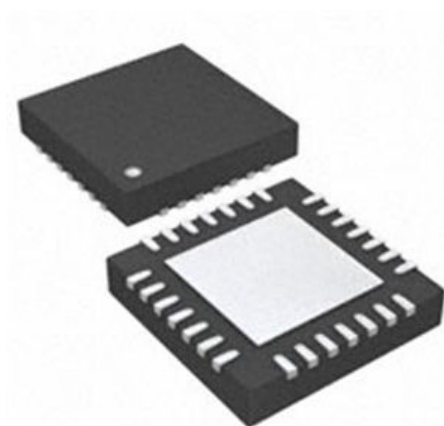
描述

MS4931 为一款三相无刷电机的预驱动芯片，最高工作电压可达 35V，能适用驱动宽范围的 N 沟功率 MOSFET。

芯片具有堵转保护，过温保护，以及同步整流等功能。内部同步整流可以使得芯片处于衰减期时通过打开合适的功率管从而降低功耗。

MS4931 提供使能, 方向, 刹车输入脚, 用于控制电流, 逻辑输入脚 FG1 和 FG2 可用于测量电机转动情况。

芯片工作温度范围-40℃~105℃，采用 28 脚 QFN 封装。



主要特点

- 驱动 3 组共 6 个 N 型功率管
- 同步整流，停机模式，低功耗
- 低压保护和过温保护
- HALL 原件输入
- PWM 控制电流，正、反转工作模式，可切换
- 死区时间保护
- FG 输出
- 5V 稳压输出
- 锁机检测保护

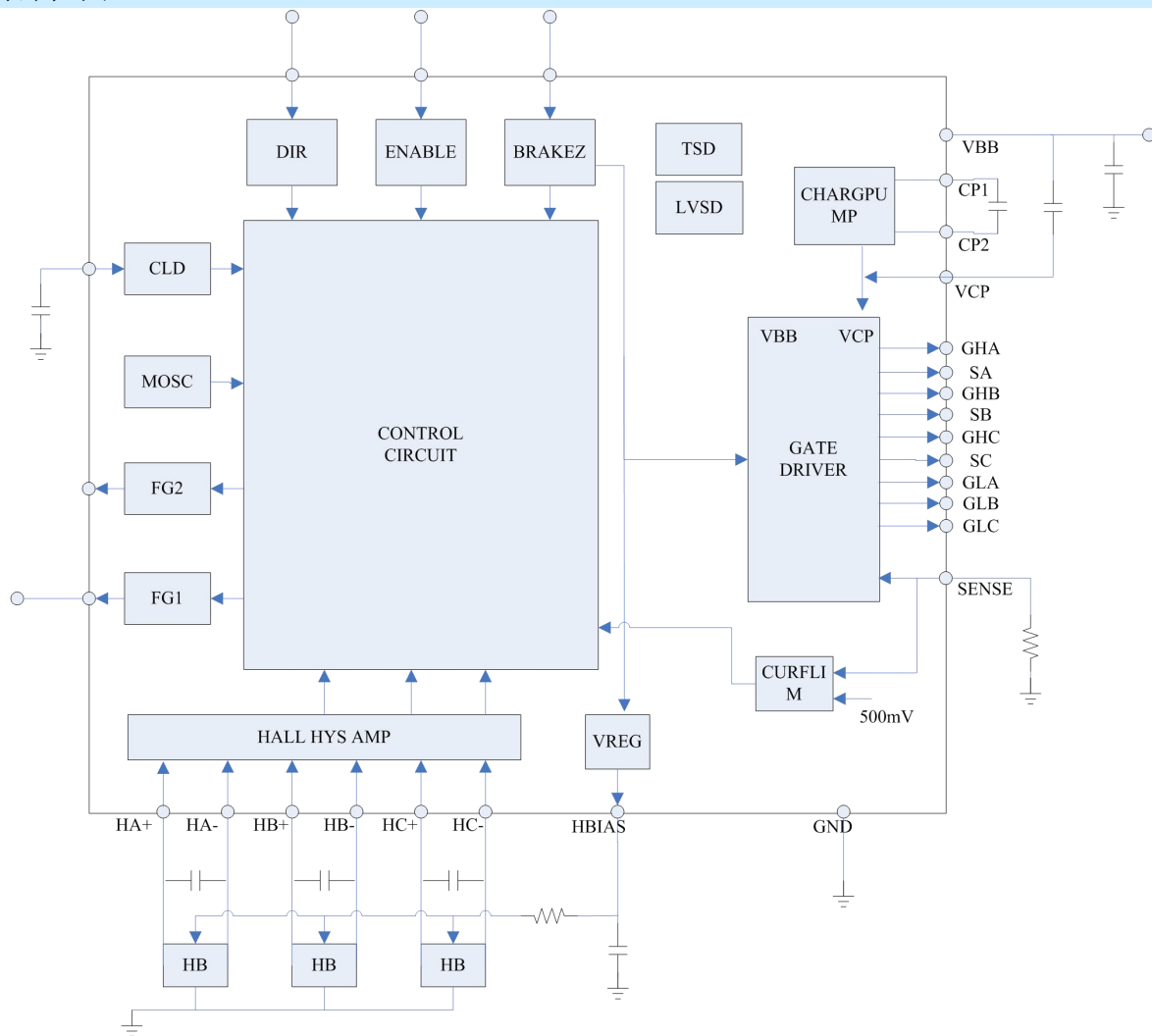
产品规格分类

产品	封装形式	打印名称
MS4931	QFN28 (5X5X0.75_P0.50)	MS4931

应用

- 激光打印机
- 复印机
- 电动工具
- 大型家电
- 监控摄像头

内部框图



极限参数(无其他说明, T=25℃)

参 数	符 号	参 数 范 围	单 位
最大工作电压	VBBmax	35	V
chargepump 电压	VGmax	42	V
结温	Tjmax	150	℃
工作温度	Topr	-40~105	℃
存储温度	Tstr	-55~150	℃

电气参数(无其他说明, T=25℃, VBB=24V)

管脚参数: (无其他说明, T=25℃)

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单位
电源电压	VBB		8.0		35	V
HBIAS 管脚电流	I _{REG}		0		-200	mA
FG 应用电压	VFG		0		6	V
FG 管脚电流	IFG		0		14	mA

电气特性: (无其他说明, T=25℃, VBB=24V)

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单位
工作电流 1	ICC1			3.8	4.7	mA
工作电流 2	ICC2	关断态		0.89	1.1	mA

输出驱动模块

高端栅极输出	VGS (H)	I _{GATE} =2mA		5.2		V
低端栅极输出	VGS (L)	I _{GATE} =2mA		5.6		V
栅极驱动电流	I _{GATE}	G _H =G _L =4	20	30		mA
栅极驱动下拉电阻	R _{GATE}			30		Ω
死区时间	t _{dead}	I _D =-1A		1.2		us
限流阈值电压	V _{REF}	I _D =1A		500		mV

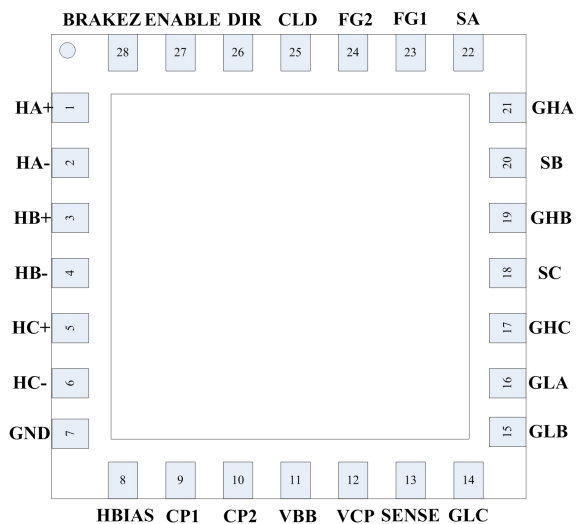
5V HBIAS

HBIAS 输出电压	HBIAS	I _O =-5mA	5.58	5.62	5.66	V
线性调整率	ΔV (REG1)	VBB=8 to 35V, I _O =-5mA			7	mV
负载调整率	ΔV (REG2)	I _O =-5mA to -10mA			0.4	mV

HALL 放大器						
输入电流	IB(HA)		-130			nA
共模电压 2	VICM2	在一边的输入偏置 (Hall IC 应用)	0		HBIAS	V
Hall 输入灵敏度	VHIN	正弦波	80			mVp-p
迟滞宽度	Δ VIN(HA)			20		mV
输入电压低->高	VSLH			8		mV
输入电压高->低	VSHL			-12		mV
CLD 振荡器						
CLD 脚高电压	VOH(CLD)		3.03	3.07	3.10	V
CLD 脚低电压	VOL(CLD)		1.07	1.08	1.12	V
幅度	V(CLD)		2.0	2.0	2.0	Vp-p
外部电容的充电电流	ICHG1 (CLD)	VCHG1=2V	-11.1	-11.3	-11.4	uA
外部电容的放电电流	ICHG2 (CLD)	VCHG2=2V	11.1	11.3	11.4	uA
内部振荡器频率	F(CLD)	C=0.022uF		129		HZ
电荷泵 (VG 脚)						
VG 电压	VGOUT			VBB+5.2		V
CP1 脚						
导通电阻 (上臂桥)	VOH(CP1)	ICP1=-2mA		500	700	m Ω
导通电阻 (下臂桥)	VOL(CP1)	ICP1=2mA		350	500	m Ω
电荷泵频率	F(CP)		42	50	70	KHZ
内部 PWM 频率						
振荡频率	F(PWM)		41	51.5	62	KHZ
过流保护						
限制电压	VRF			0.2		V
盲区时间	Tblank			1.2		us
过温保护						
关断温度	TSD	结温	146	154	148	$^{\circ}$ C
迟滞	Δ TSD	结温	20	30	40	$^{\circ}$ C
低压检测 (5V HBIAS)						
激活电压	VSD		4.17	4.17	4.15	V
迟滞宽度	Δ VSD		0.3	0.31	0.29	V
FG 脚/FG2 脚						
导通电阻	VOL(FG)	I _{FG} =5mA		17	20	m Ω
漏电流	IL(FG)	V _O =5V			10	uA

BRAKEZ 脚						
高电平输入电压	V _{IH} (BRAKEZ)		1.75		HBIAS	V
低电平输入电压	V _{IL} (BRAKEZ)		0		1.65	V
开漏输入电压	V _{IO} (BRAKEZ)			3/5*HBIAS		V
迟滞宽度	V _{IS} (BRAKEZ)		0.3	0.4	0.4	V
高电平输入电流	I _{IH} (BRAKEZ)	VBRAKEZ=HBIAS	41	51	65	uA
低电平输入电流	I _{IL} (BRAKEZ)	VBRAKEZ=0V	-65	-76	-95	uA
ENABLE 脚						
推荐输入频率	F (ENABLE)		0.5		60	kHZ
高电平输入电压	V _{IH} (ENABLE)		1.75		HBIAS	V
低电平输入电压	V _{IL} (ENABLE)		0		1.65	V
开漏输入电压	V _{IO} (ENABLE)			3/5*HBIAS		V
迟滞宽度	V _{IS} (ENABLE)		0.3	0.4	0.4	V
高电平输入电流	I _{IH} (ENABLE)	VENABLE=HBIAS	41	51	65	uA
低电平输入电流	I _{IL} (ENABLE)	VENABLE=0V	-65	-76	-95	uA
DIR 脚						
高电平输入电压	V _{IH} (DIR)		1.75		HBIAS	V
低电平输入电压	V _{IL} (DIR)		0		1.65	V
开漏输入电压	V _{IO} (DIR)			3/5*HBIAS		V
迟滞宽度	V _{IS} (DIR)		0.3	0.4	0.4	V
高电平输入电流	I _{IH} (DIR)	VDIR=HBIAS	41	51	65	uA
低电平输入电流	I _{IL} (DIR)	VDIR=0V	-65	-76	-95	uA

管脚排列图



管脚描述

管脚号	管脚名称	I/O	管脚描述
1	HA+	I	HALL 信号输入 H: IN+>IN-; L: IN->IN+
2	HA-		
3	HB+		
4	HB-		
5	HC+		
6	HC-		
7	GND	I/O	逻辑地
8	HBIAS	O	5V 稳定输出, 逻辑电源
9	CP1	O	电荷泵电容连接脚
10	CP2		
11	VBB	I/O	电源
12	VCP	I/O	电荷泵输出
13	SENSE	O	输出电流检测
14	GLC	O	H 桥低端栅极 C
15	GLB		H 桥低端栅极 B
16	GLA		H 桥低端栅极 A
17	GHC		H 桥高端栅极 C
18	SC		H 桥高端源极 C
19	GHB		H 桥高端栅极 B
20	SB		H 桥高端源极 B
21	GHA		H 桥高端栅极 A
22	SA		H 桥高端源极 A

23	FG1	O	FG1 速度控制 (3 ϕ 输入)
24	FG2	O	FG2 速度控制 (ϕ 输入)
25	CLD	I/O	堵转保护电容脚
26	DIR	I	转动方向
27	ENABLE	I	外部 PWM 控制
28	BRAKEZ	I	电机刹车 (低有效)

功能描述

驱动模块

芯片采用一种直接的 PWM 驱动方式减小功耗，PWM 通过调整输出模块上臂管的关断来实现调节功能，电机的驱动强度由其占空比决定。

在正常的 PWM 关断之时，同步整流开始发挥作用，下臂管导通，相比 LDMOS 寄生的二极管续流大大减小了热量的产生。

过流保护

过流保护电路用于限制输出电流的最大峰值，由 V_{RDIF} 决定 ($V_{RF}=0.2$ (典型)， R_f 为电流检测电阻)。电路通过减小输出导通占空比来限制输出电流。

过流保护电路在检测 PWM 工作中在二极管中流过的反向电流时拥有一个 1.2 μ s 左右的操作延时，从而防止限流电路工作异常。如果电机绕组的内阻或电感太小。在启动时（电机中没有反向电动势的产生），电流将会快速变化。这个工作延时可能会导致限流在大于设定值时才发生。因此在设定限流值时有必要考虑延时引起的增加。

注意在限流电路中 PWM 频率，是由内置的振荡器决定，大概 50KHZ。

速度控制方法

脉冲从 ENABLE 管脚输入，可以通过调节 PWM 波的占空比来调节电机速度

ENABLE 为 0 时为 ON 态，

ENABLE 为 1 时为 OFF 态。

如果有必要使用反向逻辑，可以加入一额外的 NPN 管。当 ENABLE 持续高电平，芯片会判定占空比为 0，会导致 CLD 电路计数重置并且 HB 脚的输出为 0。

CLD 保护电路

MS4931 包含有一个抑制保护电路，当电机正常运转但 HALL 信号长时间不变化时电路开始工作。当 CLD 电路工作时所有输出上臂管全部关断。

时间由连接 CLD 脚的电容决定。设置时间=90*C (uF)

当一个 0.022uF 的电容接入时保护时间约 2S。设置时间必须足够大以满足电机的启动时间。计数被重置的条件：

BRAKEZ 端为高；	——>	保护释放并重新计数（重置初始态）
DIR 正反转调节	——>	保护释放并重新计数
0%占空比 PWM 波被检测	——>	保护释放并重新计数
低压条件被检测	——>	保护释放并重新计数（重置初始态）
TSD 条件被检测	——>	停止计数

当 CLD 脚接地，逻辑电路将进入初始态，防止速度控制的发生。当不需要使用 CLD 保护功能时将一大一小近 220k Ω 和 4700pF 的电容并联对地。

低压保护

MS4931 通过结合一比较器使用带隙电压作基准进行比较，电路检测 5V 的 HBIAS 电压，当 BRAKEZ 为低且 HBIAS 电压低于 4.15V 时所有输出晶体管将被关断。

为使 HBIAS 电压在 4.15V 附近不出现振荡，设置有 0.3V 的迟滞。因此，当 HBIAS 电压恢复到 4.45V 时低压保护电路才会关闭，所有输出管恢复工作。

过温保护

当芯片结温超过 154 $^{\circ}$ C 时过温保护电路被激活，关断所有输出管。当温度恢复到迟滞温度 40 $^{\circ}$ C 时，所有输出管恢复工作。

但是，由于过温保护仅仅在芯片结温超过设定值才会被激活，它并不能保证产品伴随这个电

路就能免受破坏。

HALL 输入信号

幅度超过迟滞（最大 35mV）的 HALL 信号可以被识别，但考虑到噪声效应以及相位偏移，至少大于 100mV 的幅度为最佳。为了减少输出噪声的干扰，可以在 HALL 输入端接一对地电容。在 CLD 保护电路中 HALL 输入作为一个判断信号。虽然电路能无视大量的噪声，但关注时有必要的。HALL 信号同时为 HHH 或者 LLL 时被认为是错误态，将关闭所有输出管。

如果使用到 HALL 芯片，在一端固定（无论正负）一个共模电平范围（ $0.3V \sim HBIAS - 1.7V$ ），允许另一端的电压范围可以为 $0 \sim HBIAS$ 。

节电模式

在 MS4931 处于 STOP 态时，几乎所有电路都被关断，以减少功耗。当使用 HALL 偏置脚时节电模式的电流消耗将近为 900uA。即使在结电模式，芯片仍然具有 5V 的稳定电压输出。并且，在结电模式芯片处于 shortbrake 态（低端管短接）

电源稳定性

芯片产生大的输出电流，并且采用一种开关驱动的方式，电源线势必会被轻易的干扰。为此，为保电压稳定需要在 VBB 和地之间接入一个足够大的电容。电容地端接到 GND 上，尽可能的靠近管脚。如果不可能在 pin 脚上接入大电容，可在管脚附近接入 0.1uF 的陶瓷电容。

如果在电源线上嵌入一二极管以防止电源线反接，电源线更容易被干扰，这就需要更大的电容。

HBIAS 的稳定性

HBIAS 是逻辑电路的电源，为了稳定性需要连接 0.1uF 或更大的电容。电容接地端需要连接到芯片的逻辑地（SGND）上。

电荷泵

电源电压通过电荷泵被逐步抬升，以提供高端管的栅电压。电压是通过逐步抬升被 CP1 和 CP2 之间的电容 CP，然后在 VG 和 VBB 之间的电容 CG 上逐渐累积。CP 和 CG 的大小推荐以下关系：

$$CG = CP = 1\mu F$$

CP 上充放电频率为 50KHZ，当 CP 电容很大时 VG 将会被抬升。可是当电容太大，充放电将变的没有效率。电容做得太大，VG 充电时间就会很长。

使用须知

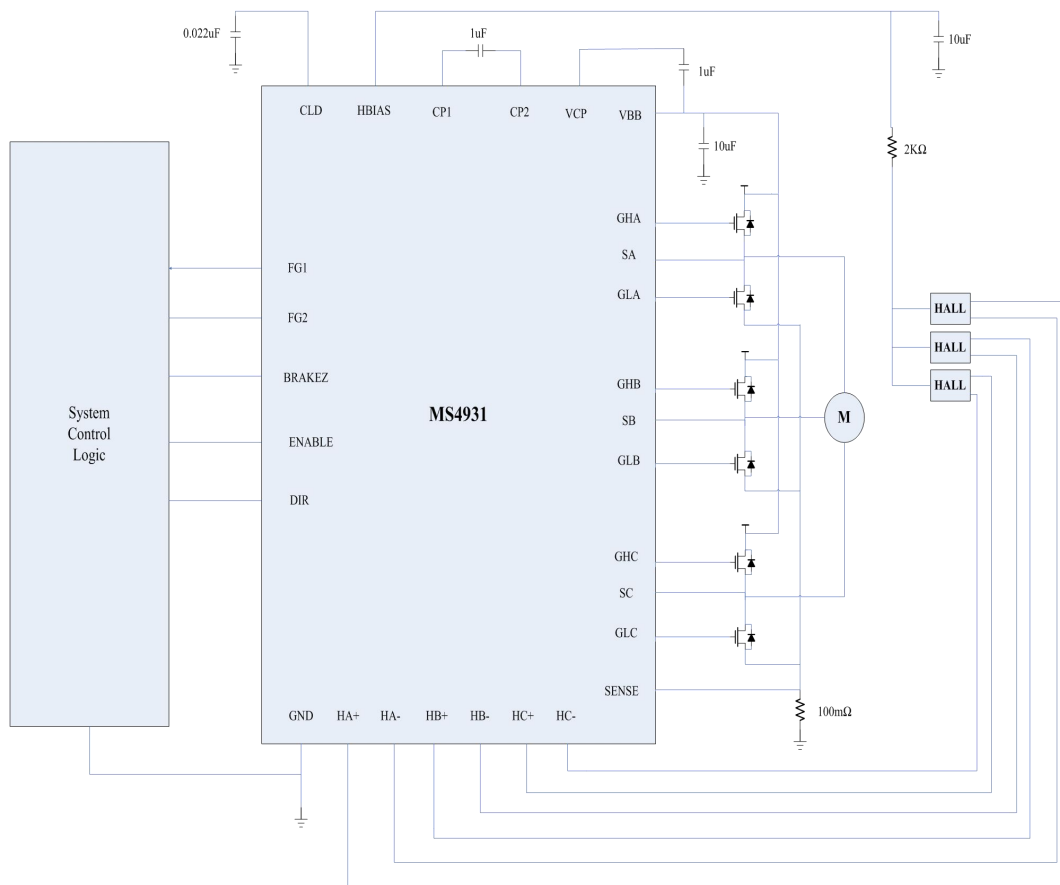
芯片具有同步整流的功能，可以提高驱动效率。同步整流开始发挥作用，利用下臂管导通相比寄生的二极管续流大大减小了热量的产生。可是，同步整流的工作可能引发电源电压的上升，比如以下情况：

- 输出占空比突然减少
- ENABLE 输入频率突然降低

必须采取有效措施去保护芯片即使在电源电压上升也不会超过绝对最大参数，包括：

- 电源到地的大电容的选择
- 电源到地的二极管的接入

典型应用电路图



- 在任何环境下都不能超过芯片的绝对参数；
- 流过大电流的 VBB，以及各个输出脚在版图布线时尽可能的宽和短；
- VBB 的旁路电容，特别是陶瓷电容的连接应该尽可能的靠近芯片 VBB 脚；
- HBIAS 被作为芯片的基准电压，需要使用电容连接在 HBIAS 和 GND 之间用来稳定 HBIAS。因此，该电容需要尽可能的靠近 HBIAS 脚。
- 连接电机的地线以及 MCU 的地区在版图设计中需要隔离；
- HBIAS 不推荐被用于周边电路，因为精度并不高。

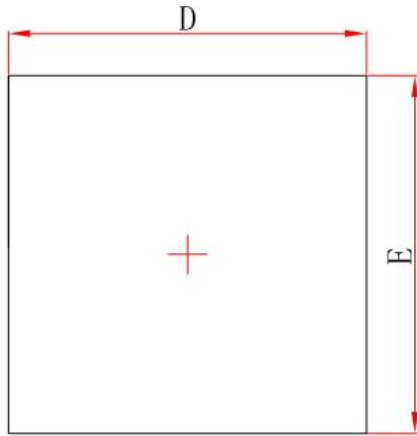
与 Allegro A4931 差异与对比说明

参数与功能差异		
参数项	A4931	MS4931
(pin8) VBIAS 工作电压	7.57	5.67
(pin12) VCP 工作电压	VBB+8.14	VBB+6.60
Enable (pin27) 触发 BRAKEZ 模式	3ms 后进入	不设置此功能
BRAKEZ (pin28), ENABLE (pin27), DIR (pin26) 输入脚默认态	默认高阻态	默认高电平
固定衰减周期	25us	20us
外围应用电路差异		
参数项	A4931	MS4931
CP1 (pin9) 与 CP2 (pin10) 之间外围电容 VCP (pin12) 与 VBB (pin11) 之间外围电容	0.1uF	>1uF PCB 版有空间, 建议选 1~10uF 电容 (如 2.2uF) 提高稳定性
CLD 保护功能延时计算	公式: $T=Csd*20 \text{ s/uF}$ 如保护时间设为 2s, 选用 CLD 脚电容为 0.05uF	$T=Csd*90 \text{ s/uF}$ 如保护时间设为 2s, 选用 CLD 脚电容约为 0.022uF
CLD 保护功能去除方式	CLD 脚 (pin25) 直接接地	CLD (pin25) 通过 220k 欧姆电阻, 并联一个 2.2nF 电容对地

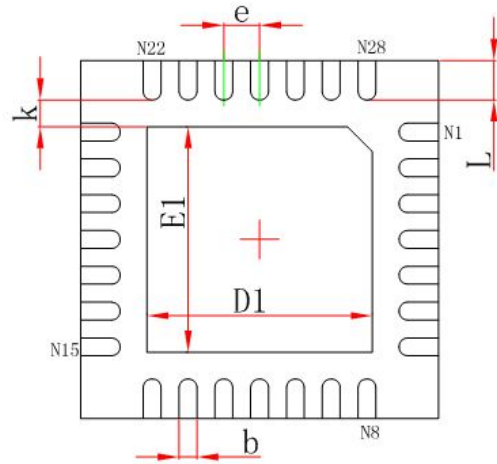
封装外形图

QFNWB5×5-28L(P0.50T0.75/0.85)

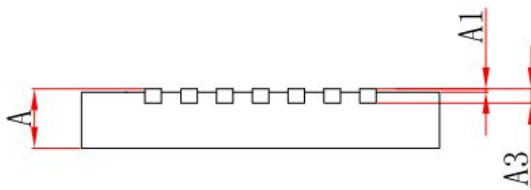
UNIT: mm



Top View



Bottom View



Side View

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	4.900	5.100	0.193	0.201
E	4.900	5.100	0.193	0.201
D1	3.050	3.250	0.120	0.128
E1	3.050	3.250	0.120	0.128
k	0.200MIN.		0.008MIN.	
b	0.180	0.300	0.007	0.012
e	0.500TYP.		0.020TYP.	
L	0.450	0.650	0.018	0.026



MOS电路操作注意事项:

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。