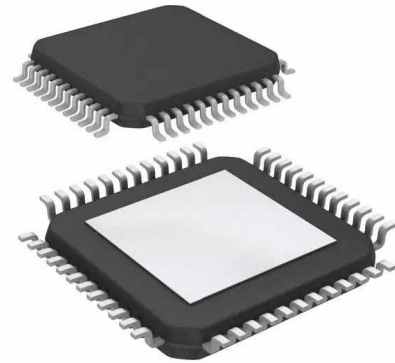


TMDS 数字视频均衡器

产品简述

MS3815 是一款自适应均衡器芯片，可以为 DVI, HDMI, DFP, PanelLink 和 ADC 电缆的衰减提供补偿，延伸了传输电缆的传输距离。MS3815 的目标是均衡 TMDS 格式的信号。MS3815 包含 4 路 CML 差分输入输出（其中三路是数据通道，一路是时钟通道），并提供时钟信号丢失指示功能。对于芯片到芯片的直接通信方式，输出驱动可以切换到 1/2 的 DVI 输出规范以降低功耗并降低电磁干扰。MS3815 可以工作在自适应模式，而对于特定的应用，它也可以工作在手动模式。MS3815 采用 3.3V 单电源供电，工作温度为 -20°C~105°C，数据传送速率 250Mbps~1.65Gbps.



主要特点

- 延长使用 DVI,DFP,PanelLink,ADC 或 HDMI 接口的投影仪或显示器的电缆长度
- 不同线径 DVI 接口的传输电缆长度如下：
 - 线径 24 AWG 的屏蔽双绞线：0-50 米
 - 线径 28 AWG 的屏蔽双绞线：0-36 米
 - 线径 30 AWG 的屏蔽双绞线：0-30 米
- 兼容 480i,480p,720p,1080i,1080p 分辨率数字电视
- 兼容 VGA,SVGA,XGA,SXGA,UXGA
- 无需系统控制，自动均衡 1650Mbps 时 40dB 电缆衰减
- 3.3V 电源供电
- 功耗 0.6W（典型值）

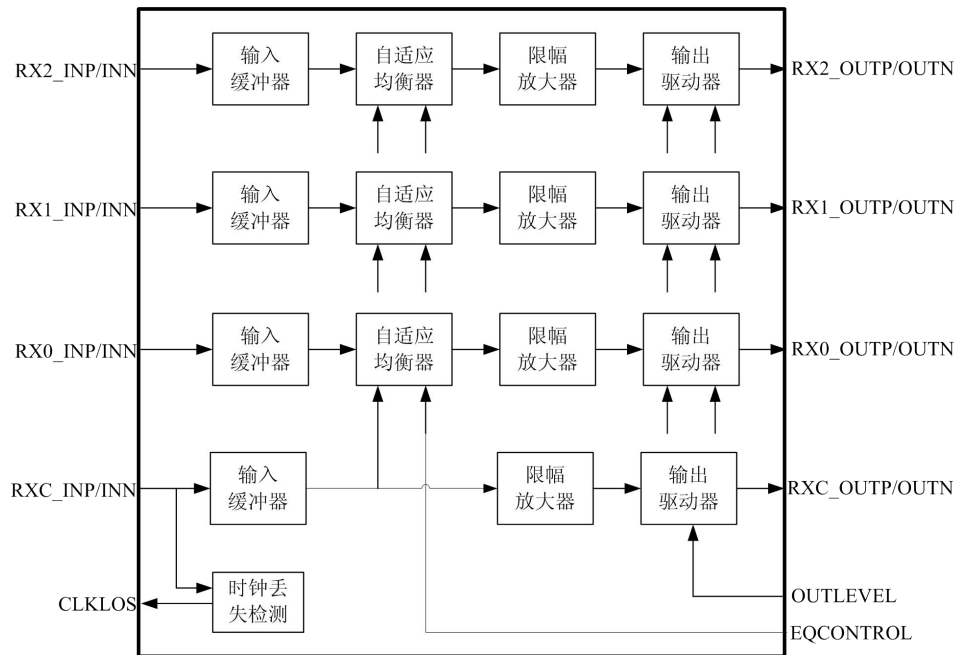
应用

- 投影仪 DVI/HDMI 接口输入
- DVI-D/HDMI 电缆延长线模块和有源电缆装置
- LCD 显示器

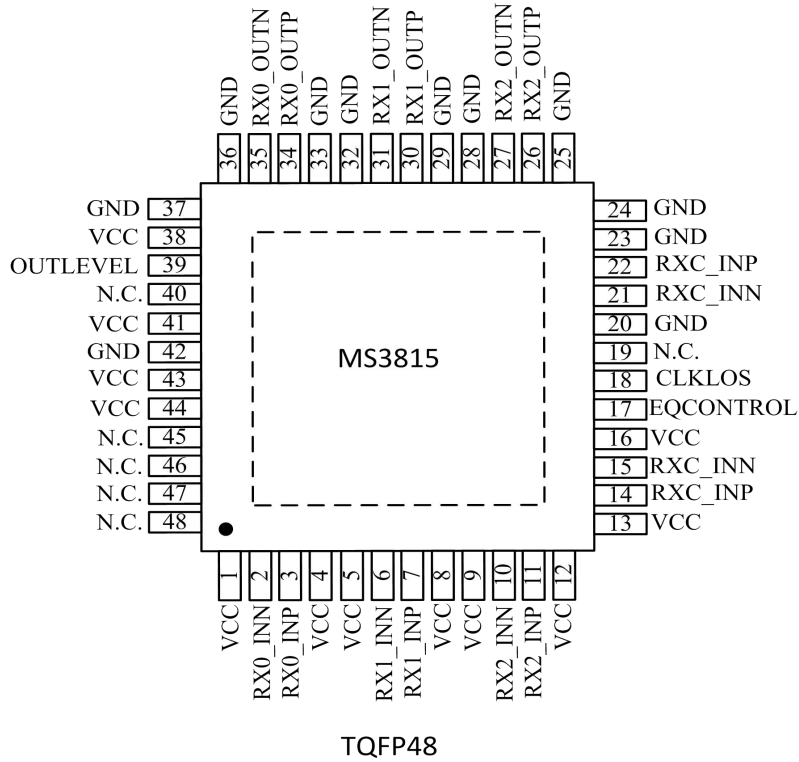
产品规格分类

产品	封装形式	丝印名称
MS3815	TQFP48	MS3815

内部框图



管脚排列图



管脚描述

管脚编号	管脚名称	管脚属性	管脚描述
1,4,5,8,9,12,13,16,38,41,43,44	VCC	POWER	电源
2	RX0_INN	I	负端数据输入, CML 电平
3	RX1_INP	I	正端数据输入, CML 电平
6	RX1_INN	I	负端数据输入, CML 电平
7	RX2_INP	I	正端数据输入, CML 电平
10	RX2_INN	I	负端数据输入, CML 电平
11	RX2_INP	I	正端数据输入, CML 电平
14	RXC_INP	I	正端时钟输入, CML 电平
15	RXC_INN	I	负端时钟输入, CML 电平
17	EQCONTROL	I	均衡控制。该管脚允许用户控制均衡等级: 接地时是自适应模式; 接 VCC/2 时是最小均衡模式; 接 VCC-1V 到 VCC 之间的电压进入手动模式。
18	CLKLOS	O	时钟信号丢失检测。LVTTTL 电平, 集电极开路输出。该管脚指示时钟输入端 RXC_INP/RXC_INN 电缆是否损坏或接触良好
20,23,24,25,28,29,32,33,36,37,42	GND	POWER	地
21	RXC_OUTN	O	负时钟输出端, CML 电平
22	RXC_OUTP	O	正时钟输出端, CML 电平
26	RX2_OUTP	O	正时钟输出端, CML 电平
27	RX2_OUTN	O	负时钟输出端, CML 电平
30	RX1_OUTP	O	正时钟输出端, CML 电平
31	RX1_OUTN	O	负时钟输出端, CML 电平
34	RX0_OUTP	O	正时钟输出端, CML 电平
35	RX0_OUTN	O	负时钟输出端, CML 电平
39	OUTLEVEL	I	输出电压幅度控制, LVTTTL 电平。高电平时输出标准 DVI 幅度 (1000mV _{pp}), 低时输出一半的幅度。
19,40,45,46,47,48	N.C.		

极限参数

绝对最大额定值

参数	符号	额定值	单位
电源电压	V _{CC}	-0.5~+4	V
所有输入和输出管脚电压	V _{CCIO}	-0.5~(V _{CC} +0.7)	V
任何 CML 差分对管脚之间的电压		-3.3V~+3.3V	V
最大可承受功耗	P _D	2800	mW
工作环境温度	T _{opr}	-20~+105	°C
存储温度	T _{stg}	-55~+150	°C
管芯焊接可承受温度 (10s)	T _{TOR}	260	°C

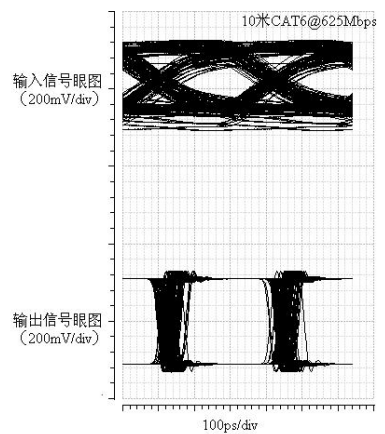
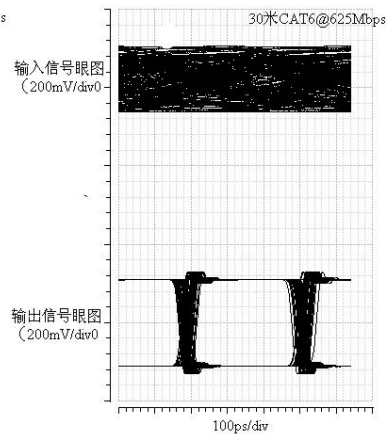
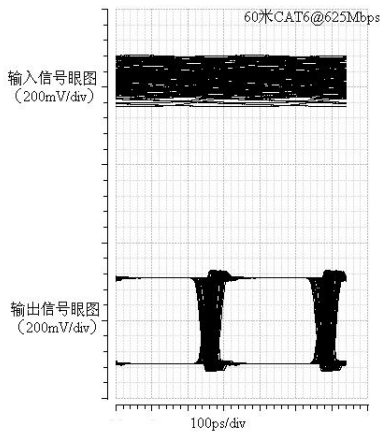
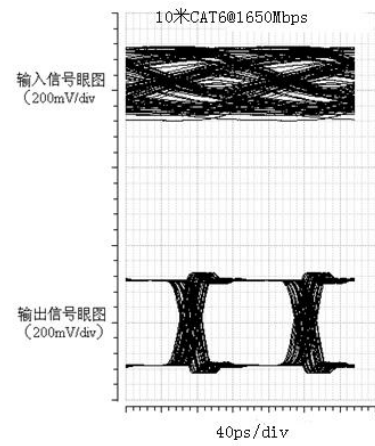
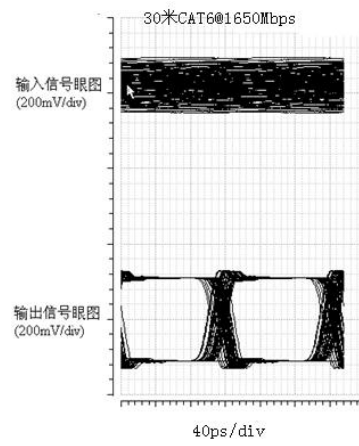
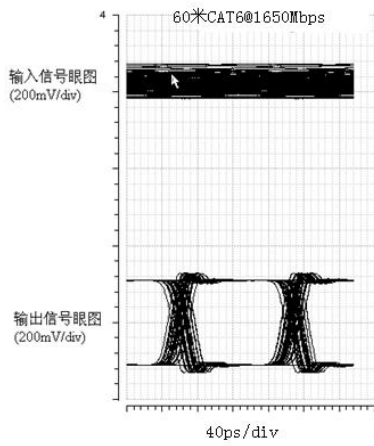
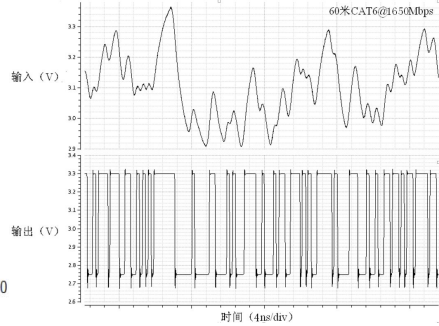
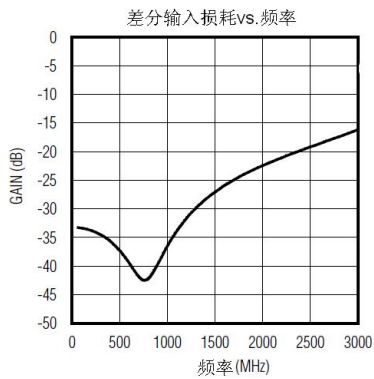
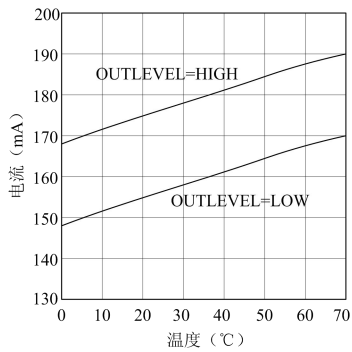
电气规范

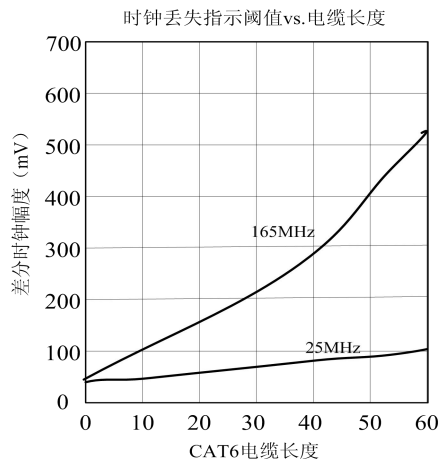
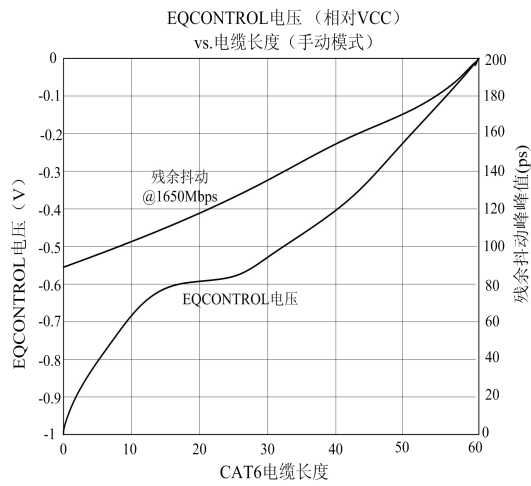
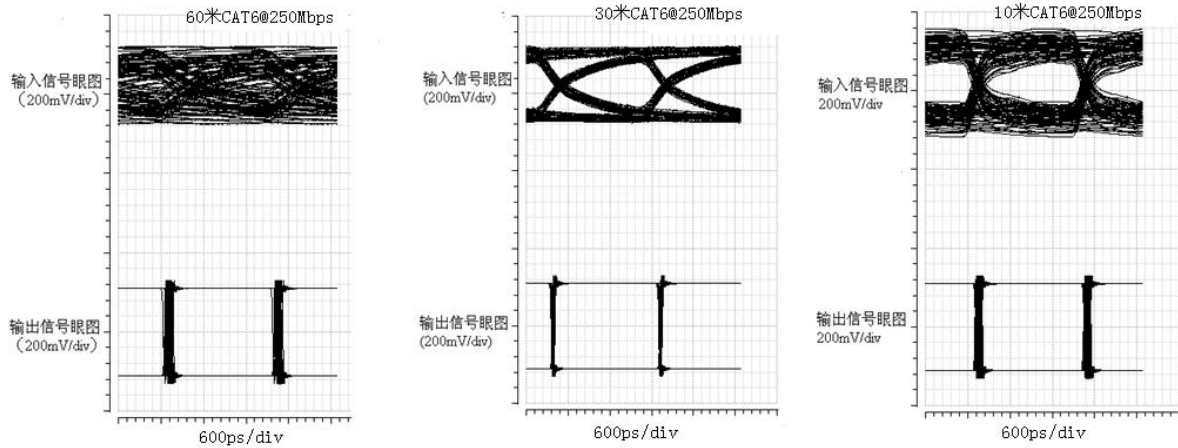
(VCC = 3.0V 到 3.6V。典型值是指 VCC = 3.3V, 外部负载 = 50Ω, TMD5 数据率 250Mbps 到 1650Mbps, T_A = 25°C。另有说明的除外)

参数	符号	条件	最小	典型	最大	单位
供电电压	V _{CC}		3.0	3.3	3.6	V
电源电流	I _{CC}			198	235	mA
最大电源噪声容忍		DC~500kHz		200		mV _{P-P}
数据率			250		1650	Mbps
信道最大损耗		@825MHz		40		dB
输出抖动余量	J _{RD}	250Mbps 到 1650Mbps			0.25	UI _{P-P}
可容忍连 0 或 1 位数				20		Bits
控制与状态						
时钟指示管脚 CLKLOS 亮时 时钟输入端的差分电压幅度		165MHz 差分时钟输入		50		mV _{P-P}
CML 输入						
差分输入电压幅度	V _{ID}	线缆输入端	800	1000	1400	mV _{P-P}
共模输入电压	V _{CM}		V _{CC} -0.4		V _{CC} +0.1	V
输入阻抗	R _{IN}	单端	45	50	55	Ω
CML 输出						
差分输出电压幅度	V _{OD}	50Ω负载到 VCC OUTLEVEL=HIGH	800	1000	1200	mV _{P-P}
		50Ω负载到 VCC OUTLEVEL=LOW	350	500	650	mV _{P-P}
输出高电平	V _{OH}	单端, OUTLEVEL=HIGH		V _{CC}		V

输出低电平	V_{OL}	单端, OUTLEVEL=HIGH	VCC-0.6		VCC-0.4	V
关断时输出电压	V_{DN}	LEVEL=LOW, PWRDWN=HIGH	VCC- 0.01		VCC+ 0.01	V
输出共模电压	V_{OCM}	每端对 VCC 接 50Ω 负载, OUTLEVEL=HIGH		VCC- 0.25		V
输出上升/下降时间	$t_{R/F}$	20%-80%	70	130	200	ps
LVTTTL 控制与接口						
LVTTTL 输入高电平	V_{IH}		2.0			V
LVTTTL 输入低电平	V_{IL}				0.8	V
LVTTTL 高电平输入电流	I_{IH}	$V_{IH}(MIN) < V_{IN} < VCC$			-50	μA
LVTTTL 低电平输入电流	I_{IL}	$GND < V_{IN} < V_{IL}(MAX)$			-100	μA

典型工作曲线





功能描述

TMDS 信号均衡器芯片 MS3815 可接受差分 CML 输入信号速率范围达到 250Mbps 至 1650Mbps，能够自动补偿同轴电缆在 825MHz 频率处由于趋肤效应造成的 40dB 衰减。MS3815 由四个 CML 输入缓冲器、三个独立的自适应均衡器、四个限幅放大器、四个输出驱动器和一个时钟信号丢失检测器组成。

1.CML 输入缓冲和输出驱动

输入缓冲和输出驱动都采用电流模逻辑(CML)。输出驱动级是集电极开路输出，可以使用 OUTLEVEL 管脚把输出幅度减半以兼容不同的接口。

2.时钟信号丢失检测

当时钟输入端没有连接好时，时钟信号丢失检测电路可驱动外部发光二极管

3.自适应均衡器

三个数据通道的每一个都包含一独立的自适应均衡器，每个通道根据输入信号来确定均衡大小。

4.限幅放大器

限幅放大器放大自适应均衡器的输出信号，并把输出限幅，再送入输出驱动器。

5.应用信息

典型的屏蔽或非屏蔽双绞线显示出趋肤效应损耗，这造成 TMDS 信号高频分量的衰减，最终导致长距离传输时的误码，甚至输出信号眼图完全闭合。MS3815 通过对不同频率分量的不同补偿以恢复出输入信号使眼图睁开。

基本 TMDS 信号由四路差分信号组成：其中三路传送高达 1650Mbps 的数据，第四路传送十分之一数据率的时钟，最高时钟频率为 165MHz。TMDS 作为模拟 nVGA 链路接口，必须处理不同分辨率、不同数据率的视频信号，实际的数字信号速率大致从 250Mbps 到 1650Mbps。对于超高分辨率的应用（比如 QXGA），则需要两个 MS3815，组成 6 个数据通道加上一个时钟通道，如图 1 所示。

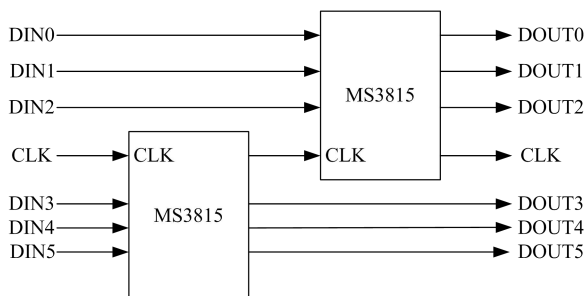


图 1 双芯片应用方案

6.时钟信号丢失检测输出

时钟信号丢失指示从 CLKLOS 管脚输出。CLKLOS 输出低电平表示时钟信号输入端 RXC_INN 和 RXC_INP 的信号幅度小于一个阈值。当这个幅度大于该阈值时，CLKLOS 就输出高电平。下列故障发生时 CLKLOS 指示灯亮，比如电缆断了、前级输出驱动有缺陷、或者时钟输入端没有连接好。CLKLOS 通过驱动外部反相器促使发光二极管开或关，如图 2 所示。

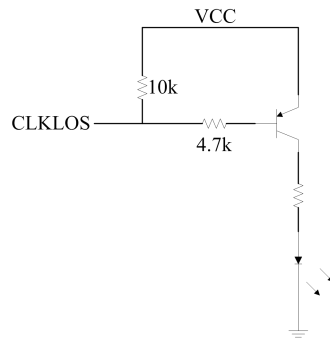


图 2 CLKLOS 端输出连接

7.输出电平控制

OUTLEVEL 是 LVTTTL 输入管脚，使用户可以选择标准的差分 CML 幅度（1000mV_{PP}）或该值 1/2 的差分幅度。该管脚接高电平对应着输出标准幅度，接低对应着输出幅度减半。

8.均衡输入控制

EQCONTROL 管脚允许用户使用下面三种方式使用 MS3815：接地时进入自适应模式；接 VCC/2 时进入最小均衡模式；接 VCC-1V 到 VCC 之间的电平时进入手动模式。

9.电缆选择

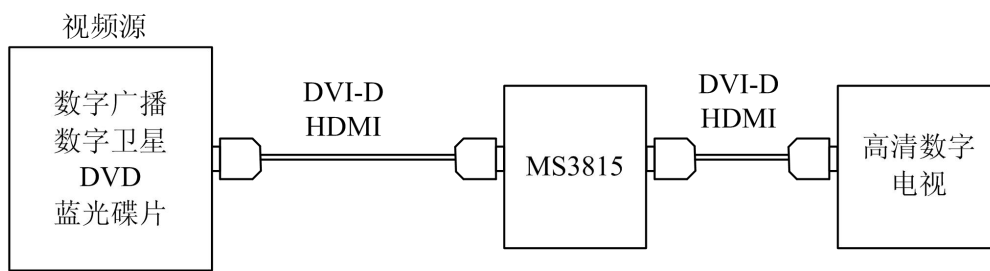
MS3815 性能依赖于所使用的电缆质量。双绞线中差分到共模的转换可能带来确定性抖动，通常是由于两根线的缠绕或电介质不平衡导致的。

10.布线考虑

数据和时钟是 MS3815 最关键的路径，应该仔细考量这些线的布局，下面是一些建议：

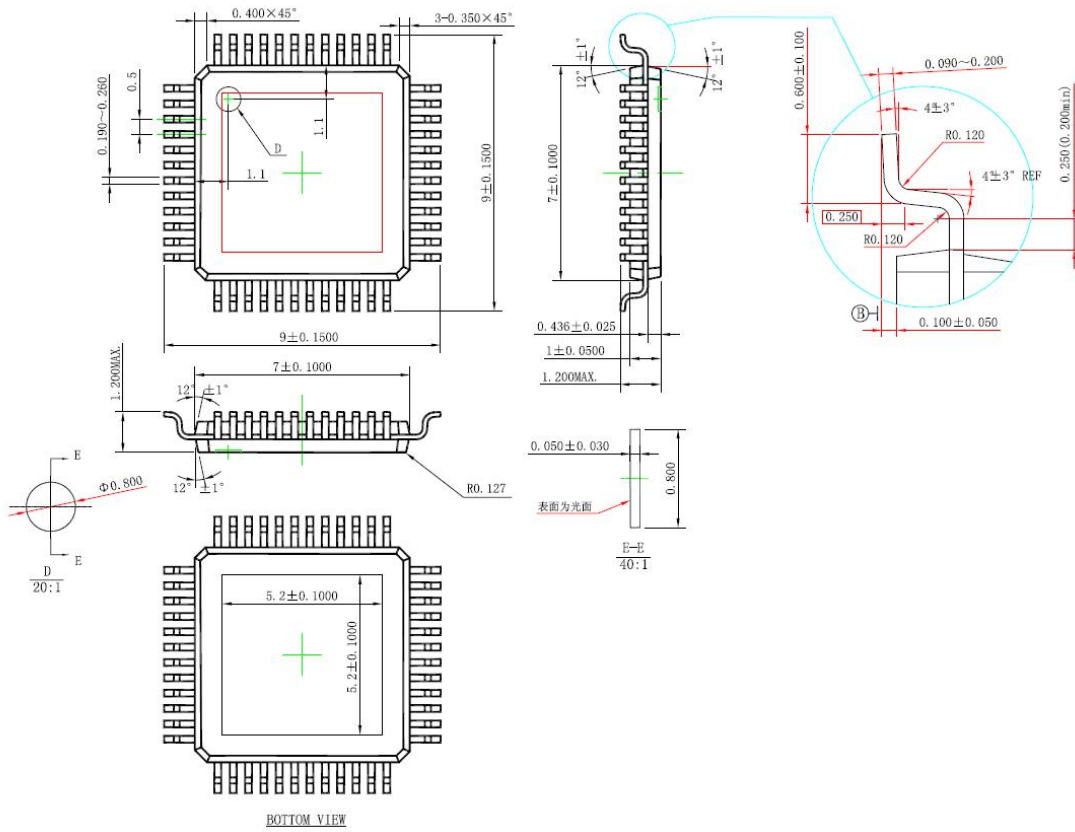
- 电缆和 MS3814 的数据和时钟输入管脚之间的应直接走线，避免出现接头或不连续点。
- 每对输入和输出应走差分，且尽量不要通过走线改变差分对的相位差。
- 差分对之间应保持一些距离，大于电介质高度的 4 倍。
- 输入和输出数据通道设计考虑仅仅是参考，极性分配可以交换。
- 连续的接地平面应该置于高速 I/O 口下方。
- 地线的通孔应距离输入和输出接口很近，以产生从 MS3814 到电缆的电流回路。
- 在 MS3814 的数据输入端和输出端维持 100Ω 的差分阻抗。
- 为最小化反射，推荐用 200Ω 背向电阻，把这个电阻尽可能近的放置于 MS3814 相应的输出端。
- 采用好的高频布线技术和带无干扰地线布局的多层 PCB 板来减小电磁干扰和串扰。
- 旁路电容应该尽量靠近电源地，宜减小寄生。

典型应用图



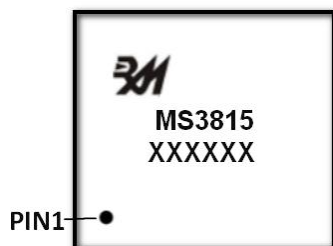
封装外形图

TQFP48



印章与包装规范

一、印章内容介绍



MS3815: 产品型号

XXXXXX: 生产批号

二、印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

三、包装说明：

型号	封装形式	只/盘	盘/盒	只/盒	盒/箱	只/箱
MS3815	TQFP48	250	10	2500	4	10000



芯片操作注意事项:

静电在很多地方都会产生, 采取下面的预防措施, 可以有效防止电路由于受静电放电的影响而引起的损坏:

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室



<http://www.relmon.com>